

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-348323

(43)Date of publication of application : 03.12.1992

(51)Int.Cl. G02F 1/136
G02F 1/133
G02F 1/1343

(21)Application number : 03-172337

(71)Applicant : HOSIDEN CORP

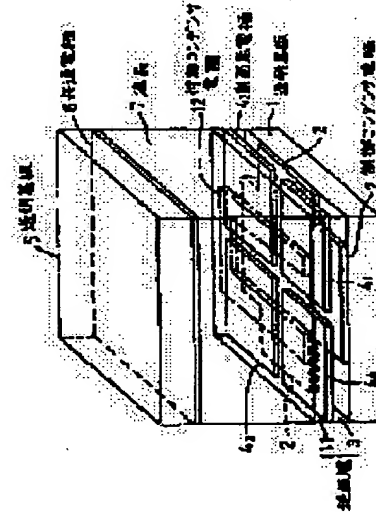
(22)Date of filing : 12.07.1991

(72)Inventor : UKAI YASUHIRO
SUNADA TOMIHISA
INADA TOSHIYA

(54) LIQUID CRYSTAL DISPLAY ELEMENT**(57)Abstract:**

PURPOSE: To drive a liquid crystal in a gap between subordinate pixel electrodes which are divided into plural picture elements.

CONSTITUTION: Respective pixel electrodes on an insulating film 3 formed on a transparent substrate 1 are divided into plural subordinate pixel electrodes 41-44 which are separated mutually by gaps and a control capacitor electrode 2 is provided while overlapping with those subordinate pixel electrodes across the insulating film 3. The control capacitor electrode 2 has an area overlapping the gaps almost to their overall length and applies a driving voltage even to liquid crystal 7 between the area and a common electrode 6.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-348323

(43) 公開日 平成4年(1992)12月3日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F	1/136	5 0 0	9018-2K	
	1/133	5 5 0	7820-2K	
	1/1343		9018-2K	

審査請求 未請求 請求項の数 1 (全 9 頁)

(21) 出願番号 特願平3-172337
 (62) 分割の表示 特願平2-194632の分割
 (22) 出願日 平成2年(1990)7月23日

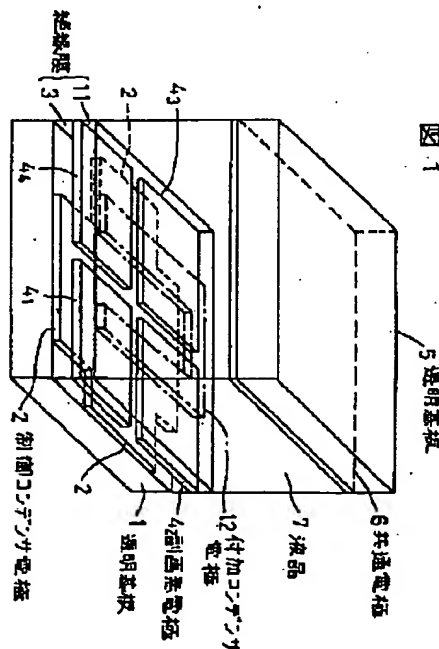
(71) 出願人 000194918
 ホシデン株式会社
 大阪府八尾市北久宝寺1丁目4番33号
 (72) 発明者 鶴岡 育弘
 兵庫県神戸市西区高塚台4-3-1 ホシ
 デン株式会社開発技術研究所内
 (72) 発明者 砂田 富久
 兵庫県神戸市西区高塚台4-3-1 ホシ
 デン株式会社開発技術研究所内
 (72) 発明者 稲田 利弥
 兵庫県神戸市西区高塚台4-3-1 ホシ
 デン株式会社開発技術研究所内
 (74) 代理人 弁理士 草野 卓

(54) 【発明の名称】 液晶表示素子

(57) 【要約】

【目的】 各画素の複数に分割された副画素電極間のギャップにおける液晶の駆動を可能にする。

【構成】 透明基板1上に形成された絶縁膜3上の各画素電極がギャップにより互いに分離された複数の副画素電極4₁, 4₂, 4₃, 4₄に分割され、それらの副画素電極と絶縁膜3を介して部分的に重なるように制御コンデンサ電極2が設けられている。上記制御コンデンサ電極2はギャップとそのほぼ全長に渡って重なる領域を有し、その領域と共通電極6との間の液晶7にも駆動電圧を印加することが可能とされている。



【特許請求の範囲】

【請求項1】 各画素を構成する複数の互いにギャップで分離された副画素電極が第2基板上の共通電極と液晶を挟んで対向して第1基板上に形成された絶縁膜上に配され、上記副画素電極の少くとも1つと上記絶縁膜を介して少くとも一部が対向する制御コンデンサ電極が設けられておりそれによって上記少くとも1つの副画素電極が上記共通電極との間に形成する液晶コンデンサに直列に接続された制御コンデンサを形成し、上記制御コンデンサ電極と上記共通電極との間に駆動電圧が供給されるように構成された上記画素を有する液晶表示素子において、上記制御コンデンサ電極は、上記絶縁膜を介して上記複数の副画素電極相互間のギャップとそのほぼ全長に渡って重なる領域と、上記複数の副画素電極のそれぞれと所定の面積でかさなる領域とを含むことを特徴とする液晶表示素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は画素が複数の副画素に分割され、多階調表示が可能な液晶表示素子の画素の構成に関し、特に多階調表示品位と開口率とを改善させたものである。

【0002】

【従来の技術】 この種の従来技術として、特開平2-12「液晶表示装置の画素および液晶表示装置における画素のグレースケールを実現する方法」が公知である。即ち、図14に示すように、各画素において、ガラスのような透明基板1の内面に制御コンデンサ電極2が形成され、その制御コンデンサ電極2上及び制御コンデンサ電極2の形成されていない透明基板1の内面に絶縁膜3が*

$$V_{Lc1} = \frac{C_{c1}}{C_{Lc1} + C_{c1}} \cdot V_s \quad (2)$$

と表わされる。各制御コンデンサ C_{c1} の容量を(1)式のように設定することによって、各液晶コンデンサ C_{Lc1} の端子電圧 V_{Lc1} は

$$V_{Lc1} > V_{Lc2} > V_{Lc3} > V_{Lc4} \quad (3)$$

【0005】 図17に示すように画素に供給する電圧 V_s の大きさによって、

(イ) $V_{Lc1} = 0$ ($i = 1 \sim 4$) の場合 (このとき $V_s = 0$ である)。

(ロ) $V_{Lc1} = V_0$ 、 $V_{Lc2} = V_1$ の場合。液晶の光透過が飽和状態となる電圧を V_0 、しきい値電圧を V_1 とする。 V_{Lc3} 、 V_{Lc4} は V_1 以下である。この時の供給電圧 V_s を V_{s1} で表わす。

(ハ) $V_{Lc2} = V_0$ 、 $V_{Lc3} = V_1$ の場合。この時の供給電圧 V_s を V_{s2} で表わす。

(ニ) $V_{Lc3} = V_0$ 、 $V_{Lc4} = V_1$ の場合。この時の V_s

*形成される。その絶縁膜3上に4分割された方形の副画素電極 4_1 乃至 4_4 が形成される。これらの副画素電極と対向して、ガラスなどの透明基板5の内面に形成された共通電極6が配され、共通電極6と副画素電極 4_1

($i = 1 \sim 4$)との間に液晶7が封入される。制御コンデンサ電極2、副画素電極 4_1 及び共通電極6はITOなどで作られた透明な電極である。このようにして1画素は副画素電極 $4_1 \sim 4_4$ と対応して、副画素 $F_1 \sim F_4$ に4分割される。各副画素電極 4_i と制御コンデンサ電極2との間に絶縁膜3を誘電体とする制御コンデンサ C_{c1} が形成され、また副画素電極 4_i と共通電極6との間に液晶7を誘電体とする液晶コンデンサ C_{Lc1} が形成されている。図14の画素の電気的等価回路を図16に示す。符号 C_{c1} 及び C_{Lc1} を静電容量を表わすのに流用すると、

$$C_{c1} > C_{c2} > C_{c3} > C_{c4} \quad (1)$$

となるように、制御コンデンサ電極2の各副画素電極 4_i と重なる面積が調整されている。

【0003】 制御コンデンサ電極2は図14の画素と隣接して、透明基板1上に形成されている薄膜トランジスタ(TFT)8(図示せず)のドレイン電極(D)に接続されている。制御コンデンサ電極2と共通電極6との間には所定の電圧 V_s がTFT8を介して供給される。TFT8がオンに制御されたとき、各副画素は F_i において供給電圧 V_s は制御コンデンサ C_{c1} の端子電圧 V_{c1} と液晶コンデンサ C_{Lc1} の端子電圧 V_{Lc1} とに分圧される。 V_{Lc1} は

【0004】

【数1】

を V_{s3} で表わす。

(ホ) $V_{Lc4} = V_0$ の場合。この時の V_s を V_{s4} で表わす。

【0006】 の各場合が存在する。供給電圧 V_{s1} は、

$$0 < V_{s1} < V_{s2} < V_{s3} < V_{s4} \quad (4)$$

である。供給電圧 V_s の大きさを可変して多階調表示が行われる。

【0007】

【発明が解決しようとする課題】 従来の技術では、副画素 F_i において、画素に供給する電圧 V_s が V_{s1} のとき、液晶コンデンサ C_{Lc1} の端子電圧 V_{Lc1} は液晶の光透過が飽和する電圧 V_0 に等しくなるように設定される。即ち、

【0008】

【数2】

3

4

$$V_{LC1} = \frac{C_{C1}}{C_{LC1} + C_{C1}} \cdot V_{A1} = V_A \quad (5)$$

各制御コンデンサ C_{C1} はその容量が(5)式を満足するように、副画素電極 4_1 と重なる面積が設定される。画素電極を副画素電極 4_1 に分割するには隣接する副画素電極間にある程度のギャップが必要となるが、従来の制御コンデンサ電極2は、これらのギャップの大部分と重ならないような形状であるため、制御コンデンサ電極2と重ならないギャップと対向する液晶層に対して電圧を印加することができず、従って有効な画素面積が小さくなり、画素の開口率が低下する問題があった。

【0009】この発明の目的は上記従来の欠点を解決して、隣接する副画素電極間のギャップに起因する開口率の低下の無い液晶表示素子を提供しようとするものである。

【0010】

【課題を解決するための手段】各画素を構成する複数の互いにギャップで分離された副画素電極が第2基板上の共通電極と液晶を挟んで対向して第1基板上に形成された絶縁膜上に配され、上記副画素電極の少なくとも1つと上記絶縁膜を介して少なくとも一部が対向する制御コンデンサ電極が設けられておりそれによって上記少なくとも1つの副画素電極が上記共通電極との間に形成する液晶コンデンサに直列に接続された制御コンデンサを形成し、上記制御コンデンサ電極と上記共通電極との間に駆動電圧が供給されるように構成された上記画素を有する液晶表示素子において、この発明では上記制御コンデンサ電極は、上記絶縁膜を介して上記複数の副画素電極相互間のギャップとそのほぼ全長に渡って重なる領域と、上記複数の副画素電極のそれぞれと所定の面積でかさなる領域

$$V_{LC1} = \frac{C_{C1}}{C_{LC1} + C_{C1} + C_{LC1}} \cdot V_A \quad (6)$$

で表わされる。従来例では液晶コンデンサ電圧 V_{LC1} を設定するのを、制御コンデンサ容量 C_{C1} の調整のみで行っていたが、この発明では付加容量 C_{S1} の調整が併用される。例えばコンデンサの端子電圧 V_{LC1} が $V_{LC1} \sim V_{LC4}$ の中で最も小さく設定される場合、 C_{C1} が小さくされると共に C_{S1} は大きく設定され、これにより(6)式の $C_{C1} / (C_{LC1} + C_{S1} + C_{C1})$ の値が $1 \sim 3$ の場合より最も小さく設定される。このように付加コンデンサ C_{S1} を併用すると、制御コンデンサ容量 C_{C1} は従来のようにあまり小さくせず、製造ばらつきの影響が問題にならない程度にとどめられる。付加コンデンサ電極12は製造ばらつきによりその位置がずれても、各副画素電極 4_1 と重なる面積があまり変わらないようにして容量値の製造ばらつきを小さく抑えるのが望ましい。

【0015】十字状制御コンデンサ電極2は副画素電極相互間のギャップと重なっているため、これらのギャッ

*域とを含むように形成される。

【0011】

【作用】上述のように制御コンデンサ電極は副画素電極間のギャップのほぼ全長に渡って重なる領域を有するように形成するため、ギャップにおいても共通電極と制御コンデンサ電極間に駆動電圧が印加され、液晶を駆動することができる。従って実質的に開口率が改善される。

【0012】

【実施例】この発明の実施例を図1及び2に、図14及び15と対応する部分に同じ符号を付し、重複説明を省略する。この発明では副画素電極 $4_1 \sim 4_4$ 上に窒化シリコン(SiN_x)などの絶縁膜11を介して付加コンデンサ電極12が、この例ではU字状に形成される。また、制御コンデンサ電極2は副画素電極相互間のギャップと重なるように、この例では十字状に形成される。付加コンデンサ電極12と副画素電極 4_1 ($i=1 \sim 4$)との間に絶縁膜11を誘電体とする付加コンデンサ C_{S1} が形成される。

【0013】図1の画素の電気的等価回路は図3に示すように表わされる。即ち、付加コンデンサ C_{S1} は電気的には液晶コンデンサ C_{LC1} と並列に接続される。制御コンデンサ電極2と共通電極6との間に印加される駆動電圧 V_A は制御コンデンサ容量 C_{C1} と液晶コンデンサ容量 C_{LC1} 及び付加コンデンサ容量 C_{S1} の合成容量 $C_{LC1} + C_{S1}$ とにより分圧され、液晶コンデンサ C_{LC1} に印加される電圧 V_{LC1} は

【0014】

【数3】

ブ上の液晶には、制御コンデンサ電極2と共通電極6との間に印加される電圧 V_A が絶縁膜3、11と液晶とで分圧され、電圧 V_A の大きさによって、この液晶部分を光透過或いは光遮断の状態に制御し、副画素電極と同様に多階調表示に寄与するようにする。これにより画素の開口率が向上される。

【0016】なお、副画素電極 4_1 と制御コンデンサ電極2とを電気的に接続することもできる。(後述の実施例はこの場合に当る。)

電圧対透過率特性の設計

副画素 $F_1 \sim F_4$ の電圧対透過率特性を上述のように付加コンデンサ容量 C_{S1} と制御コンデンサ容量 C_{C1} とにより制御することによって、画素全体の透過率特性を設計する自由度が増え、種々の好ましい特性を得ることができる。

(a) 副画素 $F_1 \sim F_4$ の特性を図4のAのように電圧

軸の方向に間隔をあけて設定することにより、画素の総合特性を図4のBのように階段状にすることができる。

(b) 副画素 $F_1 \sim F_4$ の特性を図4のAのように、副画素 F_1 の光透過率が90%となるときの印加電圧 V_1 と副画素 F_{i+1} の光透過率が10%となるときの印加電圧 V_i とが等しくなるように、副画素 $F_1 \sim F_4$ の特性を設定すれば、画素の総合特性は図5のBに示すように直線状となり、その傾斜を副画素に分割しない場合より緩やかにすることができる。このようにすると、各画素 F_i の図5のAにおける直線からの透過率の偏差は、図5のBの総合特性においては結果としてより小さく圧縮された特性となり直線性が改善される。また画素の総合特性の直線領域も、図5のAにおける個々の特性より広がる。このため通常液晶表示素子をビデオ信号の表示器として用いるとき、印加電圧値を調整して直線性を補正する所謂 γ (ガンマ) 補正が不要となる。

【0017】また電圧対透過率特性が緩やかであるため、ビデオ表示等を行なうとき、ソースバスに信号を供給する駆動ICの出力偏差に対するマージンを大きくできる。図5に示すように電圧対透過率特性を設定すると、画素の透過率が飽和する電圧を図4の場合より低く抑えられ、より低電圧駆動が可能となる。

(c) カラー表示用のTN形液晶表示素子の本質的な特性として旋光分散に基づいてR、G、Bの各色毎に画素の電圧対透過率特性が図6のAに示すように異なることが知られているが、この発明によれば、画素の電圧対透過率特性の設計の自由度が増えたため所望の特性に設計するのが容易となり、図6のBのように各色ともほぼ同じ特性に補正できる。なおこの補正は画素が副画素に分割されない場合でも、制御コンデンサ容量 C_c と付加容量 C_1 とにより液晶コンデンサ電圧 $V_{lc} = V_1 \cdot C_c / (C_{lc} + C_1 + C_c)$ を各色毎に調整できるので、上記と同様の補正が可能である。

【0018】これ迄の説明では画素を4個の副画素に分割する場合を示したが、一般には n (2個以上の整数) 個に分割できることは明らかである。

他の実施例

この発明の他の実施例の平面図、そのA-A断面図及びそのB-B断面図をそれぞれ図7、8及び9に、図1と対応する部分に同じ符号を付して示す。透明基板1上に遮光層13が形成される。遮光層13はTFTに光が入射しないようにするものである。透明基板1及び遮光層13上に酸化シリコン (SiO_2) のような絶縁膜14が形成され、その上にリング状の制御コンデンサ電極2がITOなどにより形成される。制御コンデンサ電極2及び絶縁膜14上に酸化シリコンのような絶縁膜15が形成され、その上にITOなどによりソースバス21、ソース電極21a、ドレイン電極22、副画素電極4₁、4₂が形成される。副画素電極4₁は制御コンデンサ電極2上の絶縁膜15に形成されたコンタクトホー

ルにおいて、制御コンデンサ電極2に密着して形成され、互いに導通状態とされる。また副画素電極4₁はドレイン電極22迄延長され、互いに連結される。ソース電極21a及びドレイン電極22にまたがってアモルファスシリコンなどの半導体層23が形成される。半導体層23及び副画素電極4₁、4₂上にまたがって窒化シリコン (Si_3N_4) などのゲート絶縁膜24が形成され、その上にゲートバス25、ゲート電極25a、付加コンデンサ電極12が形成される。

【0019】上述のようにTFT8、副画素電極4₁、4₂等が形成された透明基板1は共通電極6が内面に形成されている透明基板5と対向して配され、それらの基板間に液晶7が封入される。ソースバス21上には半導体層23a及びゲート絶縁膜24が順次積層され、その上にゲートバス25がソースバス21と交叉して形成される。その交叉点の近傍にTFT8が形成される。左右のソースバス21及び上下のゲートバス25で囲まれた領域内に小面積の副画素電極4₁と大面積の副画素電極4₂が形成される。制御コンデンサ電極2は副画素電極4₁の両縁部を囲むと共にその両縁部と重なってループ状に形成される。副画素電極4₁と制御コンデンサ電極2とは既に述べたようにコンタクトホールで互いに電気的に接続される。

【0020】このように副画素電極4₁及びそれに接続された制御コンデンサ電極2を副画素電極4₂を囲んで同心状に配置すると、図1のように副画素電極を縦、横に配置した場合より表示品位がよいことが実験的に確認されている。付加コンデンサ電極12はゲート絶縁膜24を介して副画素電極4₂上に形成される。また制御コンデンサ電極2は、副画素電極4₁、4₂間のギャップと重なるように配される。

【0021】制御コンデンサ電極2と副画素電極4₂との間に制御コンデンサ C_{c2} が形成されるが、制御コンデンサ電極2と副画素電極4₁とは電気的に短絡されているので、制御コンデンサ C_{c1} は形成されない。(或いは C_{c1} が形成されているが両端が短絡されていると見ることできる。) 付加コンデンサ電極12と副画素電極4₂との間に付加容量 C_{12} が形成される。この例では、副画素電極4₁と付加容量電極12との間に直接付加容量 C_{11} を形成せず、代りに制御コンデンサ電極2 (副画素電極4₁と接続されている) と付加容量電極12との間に形成される。なお、付加コンデンサ電極12はソースバス21上において半導体層23b及びゲート絶縁膜24を順次介してソースバス21と交叉される。副画素電極4₁と共通電極6との間に液晶コンデンサ C_{lc1} が、副画素電極間のギャップと対向する制御コンデンサ電極2と共通電極6との間に液晶コンデンサ C_{lc12} が、また副画素電極4₂と共通電極6との間に液晶コンデンサ C_{lc2} がそれぞれ形成される。従って図7、8及び9の実施例における画素の電気的等価回路は図10に示すもの

7

となる。

【0022】図7、8及び9の例では、制御コンデンサ電極2は副画素電極4₁の周縁部と重ねられる寸法は12μm程度であるが、もし従来例のように付加容量を併用しない構成にすると、この重ねられる寸法は例えば1.5μm程度と極めて小さくなり、パターンずれなどに対する製造マージンが取れなくなる。図7から分るように、付加コンデンサ電極12の上下及び左右方向の製造上の位置ずれに対しては、副画素電極4₁と重なる面積及び制御コンデンサ電極2（副画素電極4₁と接続さ

れている）と重なる面積は共にほとんど変化しないように工夫されている。従ってパターンずれなどによる製造ばらつきに対し付加コンデンサ容量C₁₁、C₁₂はほぼ一定に保たれる。

【0023】なおこの付加コンデンサは周知のように信号電荷保持のための蓄積容量として作用するものであり、高温動作での表示の安定性向上などに寄与するものである。図11に示すように、図7の副画素電極4₁を省略し、制御コンデンサ電極2を拡大して副画素電極4₁を兼ねるようにし、TFT8のソース電極21a及びドレイン電極22を制御コンデンサ電極2と同じ層に形成することもできる。

【0024】図7、8及び9の実施例では副画素電極4₁の上に付加コンデンサ電極12を設けたが、図12及び13に示すように副画素電極4₁、4₂の下の制御コンデンサ電極2と同じ層に設けてもよい。

【0025】

【発明の効果】この発明では副画素電極4₁間のギャップと重なるように制御コンデンサ電極2が設けられ、その制御コンデンサ電極2により上記ギャップと対向する液晶に駆動電圧が印加される。即ち制御コンデンサ電極2を一つの副画素電極として機能させることができるの

8

で、画素の開口率をそれだけ増加できる。

【図面の簡単な説明】

【図1】この発明の実施例における画素の原理的な構成を示す斜視図である。

【図2】図1の各電極間に形成される静電容量を示す図である。

【図3】図1の画素の電気的等価回路を示す図である。

【図4】図1の画素及び副画素の電圧対透過率特性の一例を示す図である。

【図5】図1の画素及び副画素の電圧対透過率特性の他の例を示す図である。

【図6】AはTN形カラー液晶表示素子におけるR、G、Bの各画素の一般的な電圧対透過率特性を示す図であり、Bはこの発明の液晶表示素子におけるR、G、Bの各画素の電圧対透過率特性の一例を示す図である。

【図7】この発明の他の実施例の平面図である。

【図8】図7のA-A断面図である。

【図9】図7のB-B断面図である。

【図10】図7の画素の電気的等価回路を示す図である。

【図11】図7の実施例の変形例を示す断面図である。

【図12】この発明の更に他の実施例の平面図である。

【図13】図12のA-A断面図である。

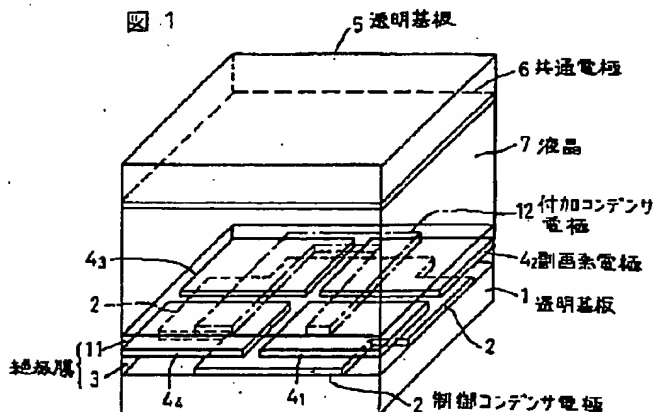
【図14】従来の液晶表示素子における画素の原理的な構成を示す斜視図である。

【図15】図14の各電極間に形成される静電容量を示す図である。

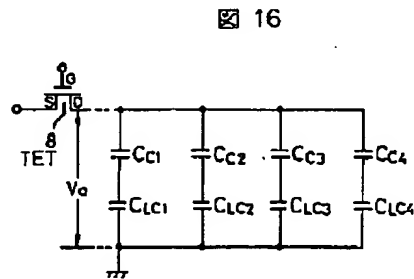
【図16】図14の画素の電気的等価回路を示す図である。

【図17】図14の副画素F_i（i=1~4）における印加電圧V_i、対液晶コンデンサ電圧V_{LCi}特性を示す図である。

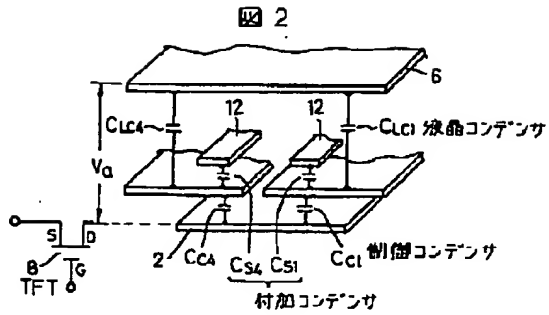
【図1】



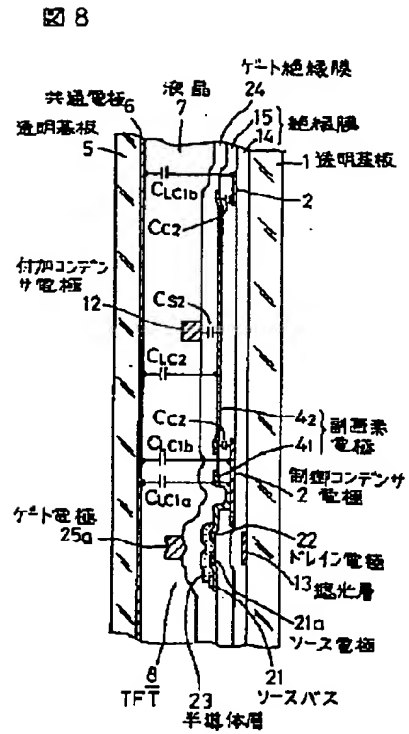
【図16】



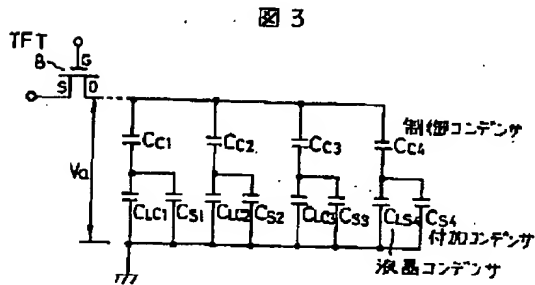
【図2】



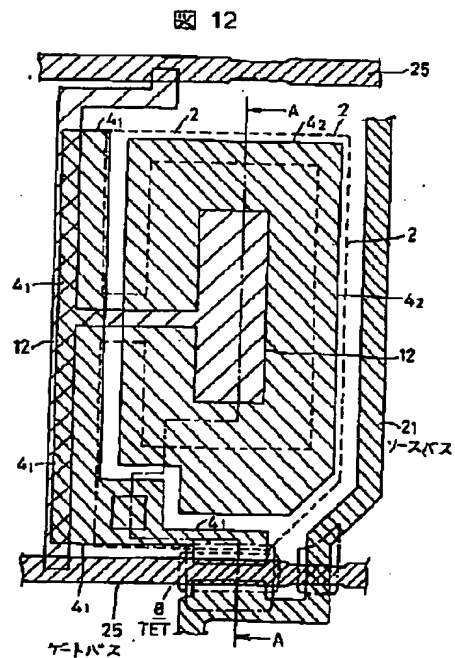
【図8】



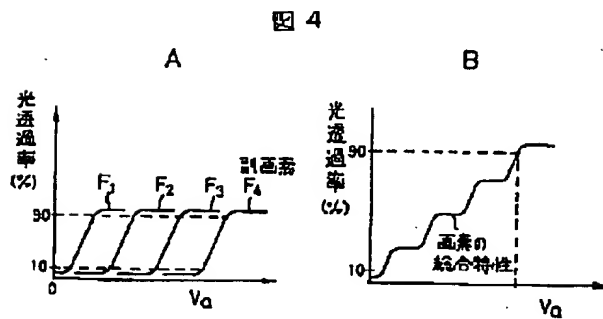
【図3】



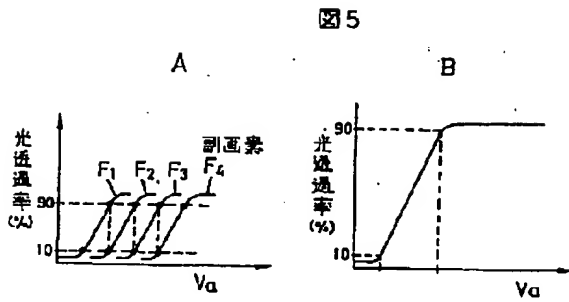
【図12】



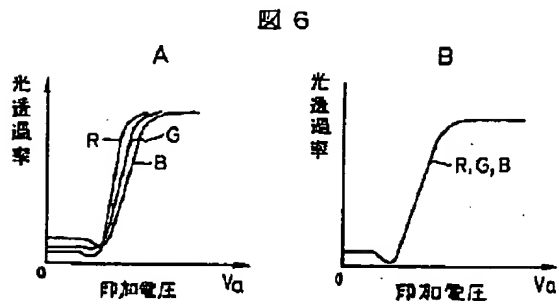
【図4】



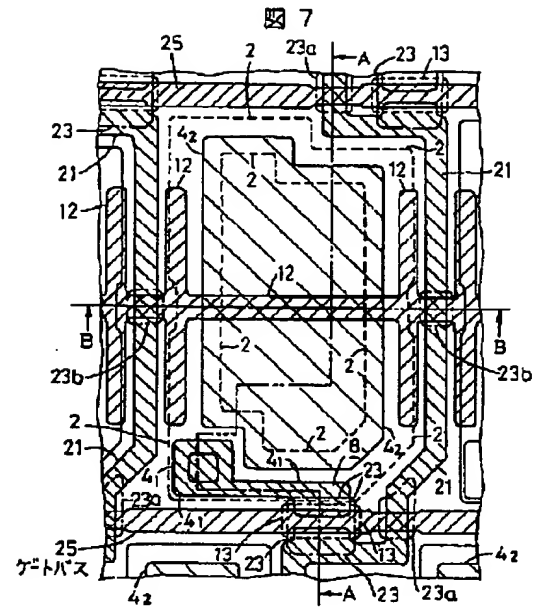
【図5】



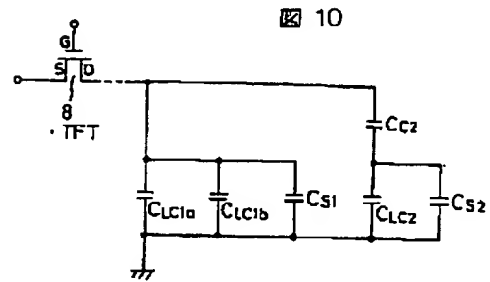
【図6】



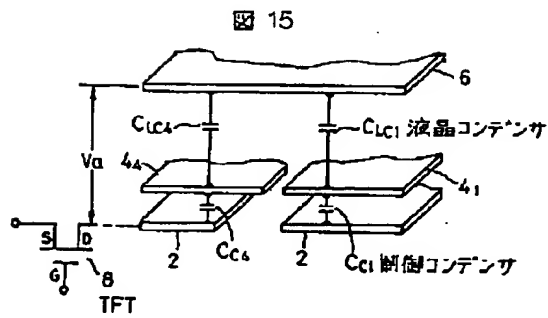
【図7】



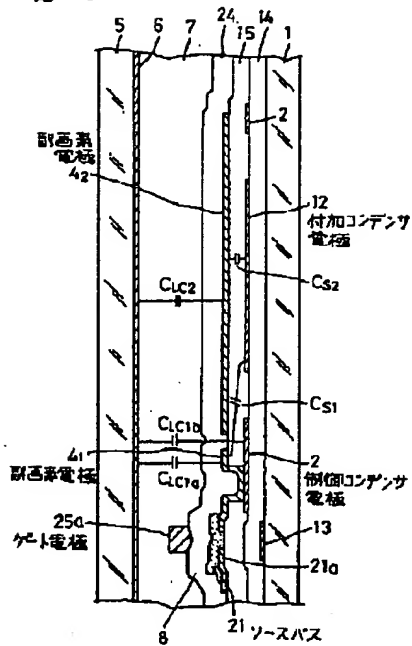
【図10】



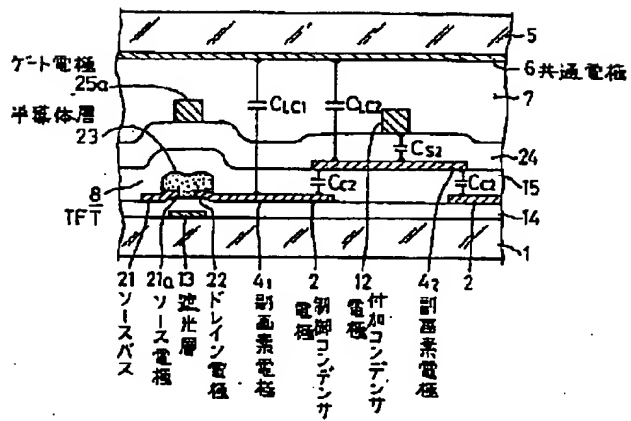
【図15】



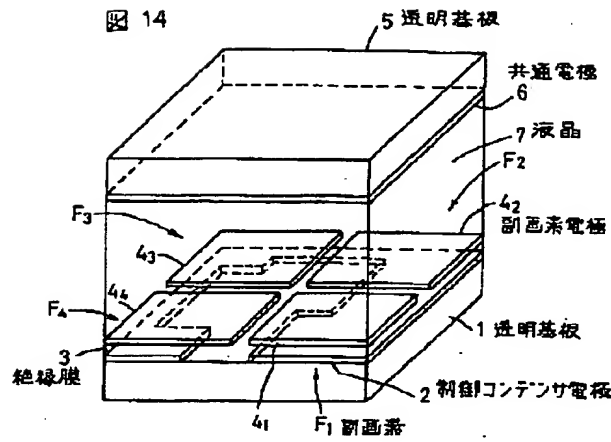
【图 13】



11



【図14】



【図17】

図 17

